

Te 九 十 一 學 年 度 技 術 校 院 二 年 制 統 一 入 學 測 驗 試 題

准考證號碼：

(請考生自行填寫)

專業科目(一)

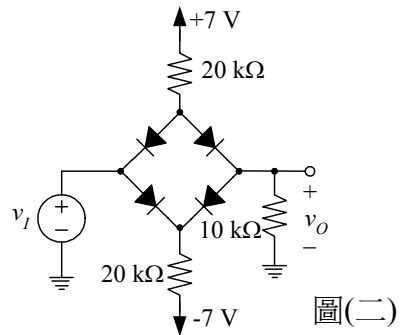
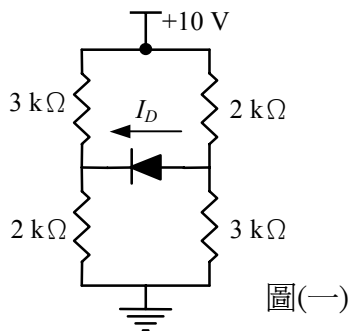
電子類、光電類

電子電路(含實習)

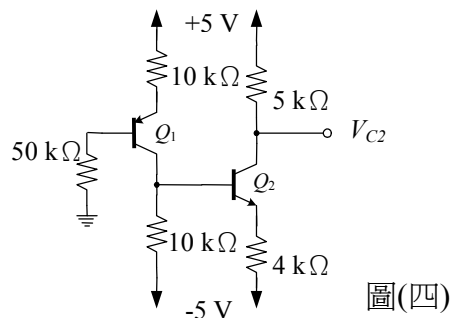
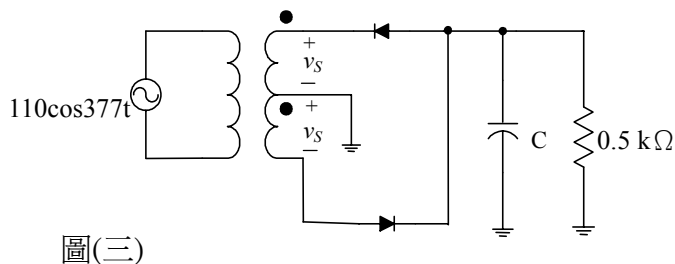
【注 意 事 項】

1. 請先核對考試科目與報考類別是否相符。
2. 本試題共 40 題，每題 2.5 分，共 100 分，請依題號順序作答。
3. 本試題均為單一選擇題，每題都有 (A)、(B)、(C)、(D) 四個選項，請選出一個最適當的答案，然後在答案卡上同一題號相對位置方格內，用 2B 鉛筆全部塗黑。答錯不倒扣。
4. 有關數值計算的題目，以最接近的答案為準。
5. 本試題紙空白處或背面，可做草稿使用。
6. 請在試題首頁准考證號碼之方格內，填上自己的准考證號碼，考完後將「答案卡」及「試題」一併繳回。

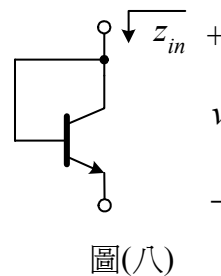
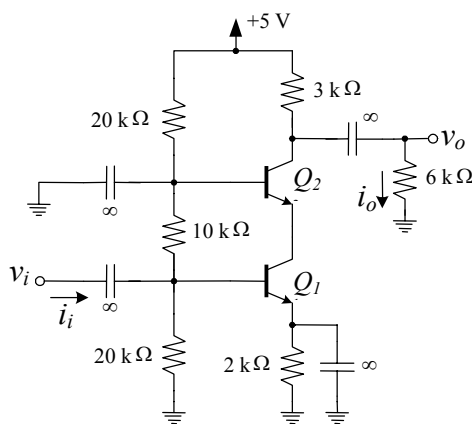
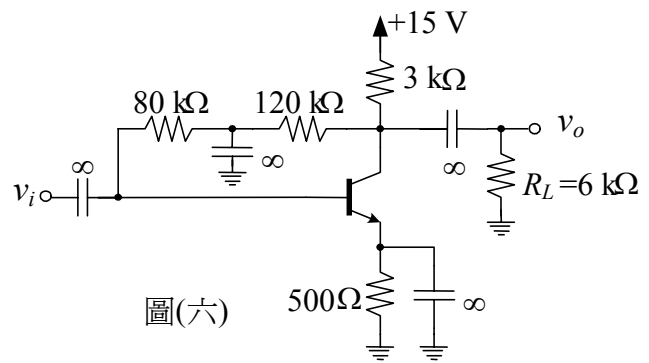
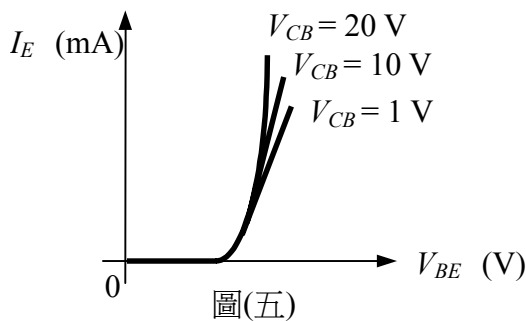
- 下列有關雜質半導體 (extrinsic semiconductor) 特性之敘述，何者正確？
 - 在本質 (intrinsic) 矽內加入硼 (boron) 原子後可產生 n 型導電特性
 - 在 n 型半導體中，電子的移動率 (mobility) 隨著溫度的增加而變大
 - 在熱平衡時，自由電子與電洞濃度的乘積值不受摻雜濃度 (doping concentration) 影響
 - 在無外加電壓時，雜質半導體內之擴散電流 (diffusion current) 必為零
- 下列有關 pn 接面二極體 (pn junction diode) 特性之敘述，何者正確？
 - 在 p 型矽 (p-type silicon) 區域沒有電子存在
 - 空乏區 (depletion region) 的寬度隨著逆向偏壓的絕對值之增加而減少
 - 當矽的摻雜濃度越高時，其接面內建電壓 (built-in voltage) 的值越小
 - 以接面處為起點，空乏區的寬度會比較深入摻雜濃度較低的一邊
- 假設圖(一)之二極體為一理想元件，試求 I_D 之值約為何？
 - 0.83 mA
 - 1.0 mA
 - 1.87 mA
 - 2.5 mA



- 如圖(二)所示電路，假設二極體的導通電壓為 0.7 V，則該電路線性工作 ($v_o = v_i$) 的範圍約為何？
 - +0.7 V ~ -0.7 V
 - +1.4 V ~ -1.4 V
 - +2.1 V ~ -2.1 V
 - +2.8 V ~ -2.8 V
- 圖(三)為一全波整流電路，變壓器輸出 v_s 之均方根 (rms) 電壓為 5.6 V，假設整流二極體為理想元件，若要求輸出直流電壓之漣波電壓峰對峰值須小於 0.25 V，試求濾波電容 C 至少須大於何值？
 - 66 μ F
 - 131 μ F
 - 263 μ F
 - 527 μ F
- 如圖(四)所示電路，假設電晶體 Q_1 與 Q_2 之 β 值趨近無限大，兩電晶體導通之 $|V_{BE}| = 0.7$ V，試求 V_{C2} 之電壓值為何？
 - 0.5 V
 - 0 V
 - 0.5 V
 - 1 V



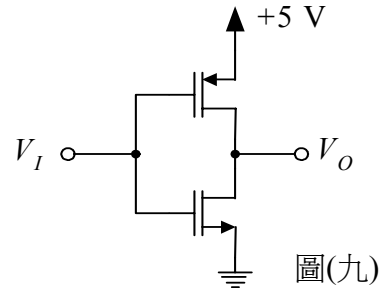
7. 如圖(五)所示之特性曲線圖代表的是：
 (A) 共基極放大器之輸入特性曲線
 (B) 共射極放大器之輸入特性曲線
 (C) 共射極放大器之輸出特性曲線
 (D) 共集極放大器之輸出特性曲線
8. 如圖(六)所示電路，假設電晶體之 $\beta = 100$ ，導通之 $V_{BE} \approx 0.7\text{ V}$ ，熱電壓 (thermal voltage) $V_T = 26\text{ mV}$ ，試求其 g_m 值約為何？
 (A) 100 mA/V (B) 200 mA/V (C) 300 mA/V (D) 400 mA/V
9. 承題 (8)，假設電晶體之輸出電阻 r_o 可忽略不計，試求其電壓增益 v_o / v_i 值為何？
 (A) -100 (B) -150 (C) -200 (D) -300
10. 如圖(七)所示電路，試問 Q_1 與 Q_2 所構成之放大器的組態分別為何？
 (A) Q_1 ：共射極 Q_2 ：共集極 (B) Q_1 ：共集極 Q_2 ：共基極
 (C) Q_1 ：共基極 Q_2 ：共射極 (D) Q_1 ：共射極 Q_2 ：共基極
11. 承題 (10)，假設電晶體之 $\beta = 100$ ，導通之 $V_{BE} \approx 0.7\text{ V}$ ， $V_T = 26\text{ mV}$ ， r_o 可忽略不計，試求其電流增益 i_o / i_i 值為何？
 (A) -11 (B) -21 (C) +11 (D) +21
12. 如圖(八)所示電路，假設電晶體在放大區域操作且其混合 π 模型之 $r_o \gg r_\pi$ ，試求等效電阻 z_{in} 值為何？
 (A) $(\beta + 1)r_\pi$ (B) r_o (C) $\frac{r_\pi}{\beta + 1}$ (D) r_π



13. 如圖(九)所示電路，假設 PMOS 與 NMOS 場效電晶體之臨界電壓 (threshold voltage) $|V_{tp}| = |V_{tn}| = 1\text{ V}$ ， $\mu_n C_{ox}(W/L)_n = 20\ \mu\text{A}/\text{V}^2$ ， $\mu_p C_{ox}(W/L)_p = 10\ \mu\text{A}/\text{V}^2$ ，當 $V_I = 2\text{ V}$ ，在

不考慮通道長度調變效應 (channel-length modulation) 下，試問 PMOS 與 NMOS 電晶體各工作在什麼區域？

- (A) PMOS：飽和區 NMOS：飽和區
 (B) PMOS：三極體區 NMOS：三極體區 (triode region)
 (C) PMOS：飽和區 NMOS：三極體區
 (D) PMOS：三極體區 NMOS：飽和區



14. 承題 (13)，試求其輸出電壓 V_O 值為何？
 (A) 5 V (B) 4.4 V (C) 3.6 V (D) 2 V

15. 如圖(十)所示電路，假設電晶體 Q_2 與 Q_3 之 $\mu_p C_{ox}$ 值、 V_A 值均相等，且 $(W/L)_{Q_3} = 2(W/L)_{Q_2}$ ，試問下列敘述何者有誤？

- (A) 為一共源極放大器
 (B) 流經 Q_1 之直流電流約為 $\frac{1}{2} I_{REF}$
 (C) Q_1 之 (W/L) 值越大，則電壓增益越大
 (D) I_{REF} 值越大，則電壓增益越大

16. 如圖(十一)所示電路，假設電晶體之 $g_m = 0.2\text{ mA}/\text{V}$ ， r_o 可忽略不計，試求其電壓增益 v_o/v_i 值約為何？

- (A) $\frac{1}{4}$ (B) $-\frac{1}{3}$ (C) $\frac{1}{2}$ (D) $-\frac{3}{5}$

17. 如圖(十二)所示電路，假設所有電晶體之特性皆相同， $\beta = 100$ ， $V_A = 50\text{ V}$ ， $V_T = 26\text{ mV}$ ，試求其差動電壓增益 $v_o/v_d = v_o/(v_{in1} - v_{in2})$ 值約為何？

- (A) -20 (B) -28 (C) -36 (D) -44

18. 承題 (17)，試求其共模電壓增益 v_o/v_{CM} 值約為何？

- (A) -0.01 (B) -0.03 (C) -0.06 (D) -0.1

19. 如圖(十三)所示電路，假設 $I_{REF} = 10\ \mu\text{A}$ ， $Q_1 \sim Q_4$ 電晶體特性完全相同，且 $\mu_n C_{ox} = 20\ \mu\text{A}/\text{V}^2$ ， $L = 10\ \mu\text{m}$ ， $W = 40\ \mu\text{m}$ ， $V_A = 20\text{ V}$ ， $V_t = 1\text{ V}$ ，忽略本體效應 (body effect)，試求其輸出電阻 R_o 值約為何？

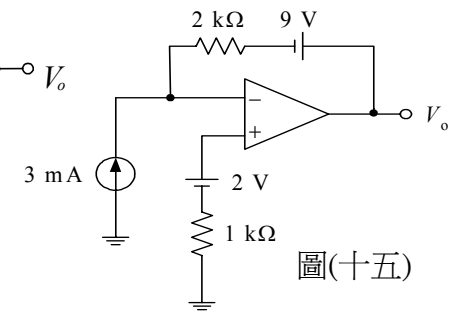
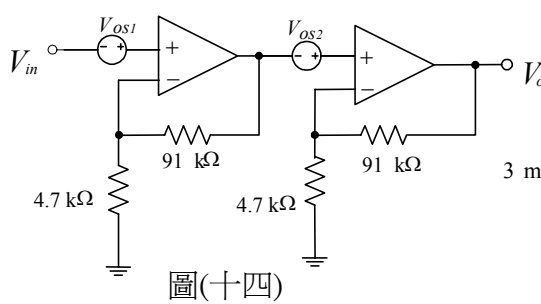
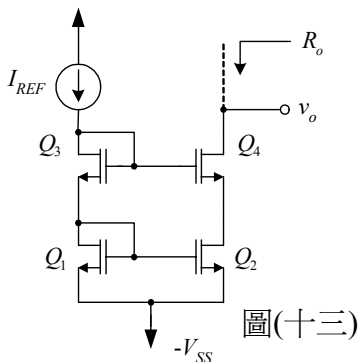
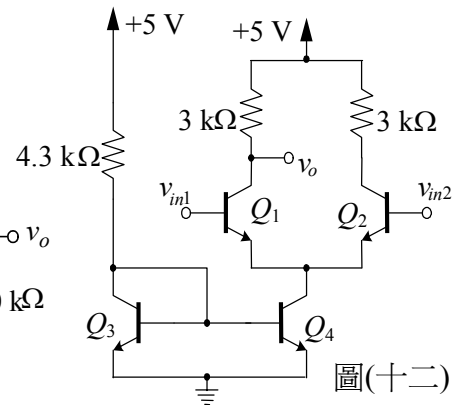
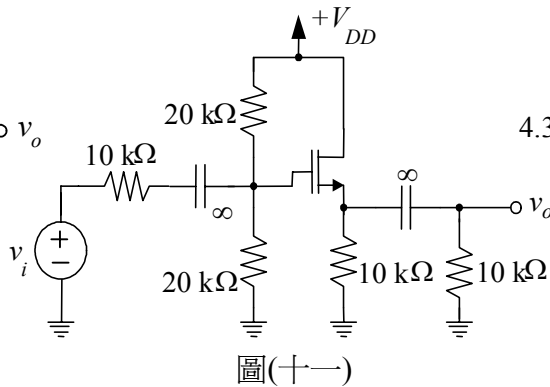
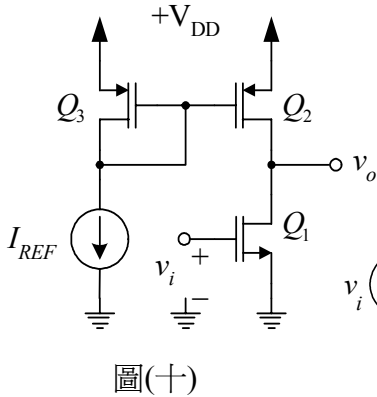
- (A) 4 M Ω (B) 40 M Ω (C) 80 M Ω (D) 160 M Ω

20. 圖(十四)中有兩個理想運算放大器串級，其輸入補償電壓 $V_{OS1} = V_{OS2} = 8\text{ mV}$ ，若輸入 $V_{in} = 0.01\text{ V}$ 時，試求 V_o 之值約為何？

- (A) 3.48 V (B) 4.15 V (C) 5.79 V (D) 7.63 V

21. 假設圖(十五)之運算放大器為一理想元件，試求 V_o 之值為何？

- (A) 11 V (B) 7 V (C) 5 V (D) 3 V

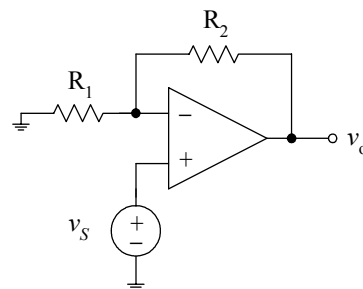


22. 下列有關 BJT 與 MOSFET 電路的一般特性之比較敘述，何者正確？

- (A) 在相似的電路組態下，BJT 放大器有較差的高頻響應
 (B) 在同樣的偏壓電流下，BJT 放大器有較高的轉導 (transconductance) 值
 (C) 在相似的電路組態下，MOSFET 放大器有較低的輸入電阻值
 (D) 作為電壓傳輸之理想開關元件時，BJT 的特性比 MOSFET 好

23. 試問圖(十六)所示之電路為何種型態之回授 (feedback) 放大器電路？

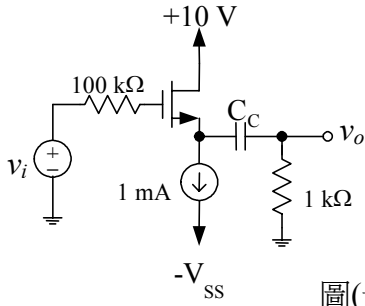
- (A) 並並 (shunt-shunt) 回授
 (B) 並串 (shunt-series) 回授
 (C) 串串 (series-series) 回授
 (D) 串並 (series-shunt) 回授



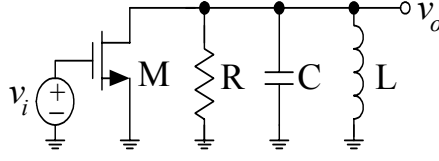
24. 承題 (23)，假設 $R_1 = 1 \text{ k}\Omega$ 、 $R_2 = 19 \text{ k}\Omega$ ，其中運算放大器有一高頻的主要極點 (dominant pole) 於 5 Hz 處，直流電壓放大率為 100 dB，其餘參數可視為理想值，試問此非反相放大器電路之高 3 dB 頻率 (upper 3-dB frequency) 值近似為何？

- (A) 5 Hz (B) 25 Hz (C) 25 kHz (D) 50 kHz

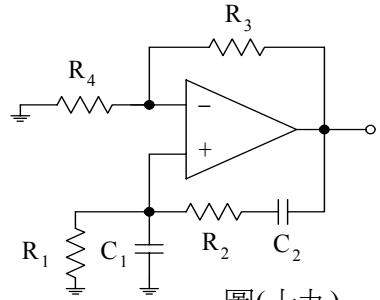
25. 下列有關各種回授應用之敘述，何者正確？
- (A) 串串負回授可降低輸入阻抗
 (B) 對於具單一極點 (pole) 之穩定放大器而言，加入電阻性負回授後電路仍維持穩定
 (C) 迴路增益 (loop gain) 的相角邊限 (phase margin) 小於零度代表電路穩定
 (D) 主要極點補償 (dominant pole compensation) 之方法乃是將主要極點向更高頻移動
26. 下列有關放大器電路的頻率響應之敘述，何者正確？
- (A) 耦合電容 (coupling capacitors) 主要是影響電路的高頻響應
 (B) 共射極 (CE) 放大器的高頻響應不會受到米勒效應 (Miller effect) 的影響
 (C) 複數極點 (complex poles) 會以共軛對 (conjugate pairs) 的方式出現
 (D) 於波德圖 (Bode plot) 上，每經過一極點，其大小值會以每增加兩倍頻率降 20dB 的速率減少
27. 如圖(十七)所示之電路，假設電晶體之 $V_t = 1\text{ V}$ 、 $\mu C_{ox} \frac{W}{L} = 2\text{ mA/V}^2$ 、 $C_{gs} = C_{gd} = 1\text{ pF}$ ，在不考慮通道長度調變效應下，假設電容 $C_C = 1\text{ }\mu\text{F}$ ，試求此電路之電壓增益轉換函數 (transfer function) 的低 3-dB 頻率 f_L 值約為何？
- (A) 106 Hz (B) 150 Hz (C) 206 Hz (D) 250 Hz
28. 承題(27)，假設電容值 C_C 變為無窮大，試求此電路之高 3-dB 頻率 f_H 值約為何？
- (A) 0.1 MHz (B) 0.4 MHz (C) 0.8 MHz (D) 1.2 MHz
29. 假設一濾波器的轉換函數為 $H(s) = \frac{a_0}{s^2 + s\frac{\omega_0}{Q} + \omega_0^2}$ ，其中 a_0 、 Q 及 ω_0 皆不為零且為有限值，試問下列敘述何者有誤？
- (A) 在 $\omega = \omega_0$ 時，可得到最大的 $|H(j\omega)|$ (轉換函數值的絕對值)
 (B) 直流增益為 $\frac{a_0}{\omega_0^2}$
 (C) 有兩個零點 (zeros) 於頻率無窮遠處
 (D) 此電路屬於低通濾波器
30. 如圖(十八)所示之電壓放大電路，假設電晶體 M 的輸出電容可忽略不計，試問此電路具有何種之濾波特性？
- (A) 低通 (low-pass) (B) 高通 (high-pass) (C) 帶通 (band-pass) (D) 全通 (all-pass)
31. 承題 (30)，假設電晶體之 $g_m = 5\text{ mA/V}$ 及 $r_o = 10\text{ k}\Omega$ ， $R = 2.5\text{ k}\Omega$ ， $C = 0.008\text{ }\mu\text{F}$ ， $L = 3\text{ }\mu\text{H}$ ，試求此電路之 3-dB 頻寬 (bandwidth) 值約為何？
- (A) 8 kHz (B) 10 kHz (C) 62 kHz (D) 1MHz
32. 如圖(十九)所示之電路，假設使用理想運算放大器， $R_1 = R_4 = 10\text{ k}\Omega$ 、 $R_2 = 20\text{ k}\Omega$ 、 $C_1 = 0.2\text{ }\mu\text{F}$ 、 $C_2 = 0.1\text{ }\mu\text{F}$ ，試求在巴克豪森 (Barkhausen) 準則下使此電路產生振盪的 R_3 值為何？
- (A) 10 k Ω (B) 20 k Ω (C) 40 k Ω (D) 60 k Ω



圖(十七)

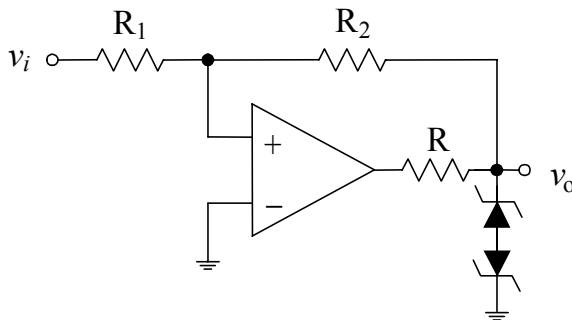


圖(十八)



圖(十九)

33. 承題 (32)，試求此電路之振盪頻率值約為何？
 (A) 40 Hz (B) 80 Hz (C) 120 Hz (D) 160 Hz
34. 如圖(二十)所示之雙穩態電路，試問下列敘述何者有誤？
 (A) 採用正回授，且迴路增益 (loop gain) 的絕對值小於 1
 (B) 電阻 \$R\$ 用於調整稽納 (zener) 二極體所需之電流
 (C) 輸出具有磁滯 (hysteresis) 現象
 (D) 具有非反相 (noninverting) 之轉換特性
35. 若要得到三個位元輸出之快閃型 (flash) 類比／數位轉換器，試問共須使用幾個比較器？
 (A) 2 (B) 3 (C) 7 (D) 8
36. 有一 AB 類放大器，在 \$10^\circ\text{C}\$ 之環境溫度下其效率可達 70%，已知傳送至負載 \$R_L\$ 之功率為 140 W，兩功率電晶體各有獨立散熱器，各熱阻參數為 \$\theta_{JC} = 1.8^\circ\text{C}/\text{W}\$，\$\theta_{CS} = 0.2^\circ\text{C}/\text{W}\$ 及 \$\theta_{SA} = 4^\circ\text{C}/\text{W}\$ (其中 J、C、S 及 A 四個字母分別代表接面、外殼、散熱器及環境)，試求此時電晶體之接面溫度 \$T_J\$ 值為何？
 (A) \$200^\circ\text{C}\$ (B) \$190^\circ\text{C}\$ (C) \$180^\circ\text{C}\$ (D) \$170^\circ\text{C}\$
37. 試問互補式金氧半電晶體 (CMOS) 邏輯電路之動態功率消耗 (dynamic power dissipation) 與下列何者無關？
 (A) 工作頻率 \$f\$ (B) 負載電容 \$C_L\$ (C) 電源電壓 \$V_{DD}\$ (D) 漏電電流 \$I_K\$



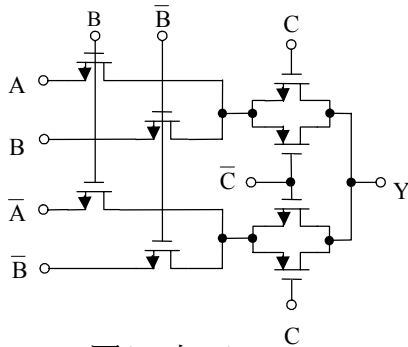
圖(二十)

38. 於圖(二十一)中，A、B、C 皆為邏輯輸入，試求輸出 Y 之表示式為何？

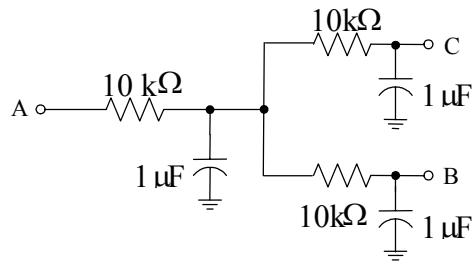
- (A) $\bar{A}BC + A\bar{B}\bar{C}$ (B) $ABC + \bar{A}\bar{C} + \bar{B}\bar{C}$
 (C) $ABC + \bar{A}\bar{B}\bar{C}$ (D) $\bar{A}BC + ABC$

39. 有一信號線連接三個元件，經量測後得知其等效電路如圖(二十二)所示，假設單一時間常數 (STC) 之低通 RC 電路的延遲時間可以 RC 乘積值估計，試求信號由點 A 傳到點 B 之 RC 延遲時間約為何？

- (A) 20 ms (B) 30 ms (C) 40 ms (D) 50 ms



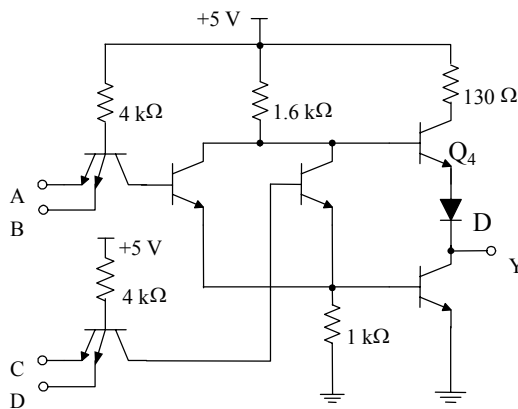
圖(二十一)



圖(二十二)

40. 圖(二十三)為一 TTL 邏輯電路，其中二極體 D 之主要功能為何？

- (A) 當輸出 Y=0 (低電位) 時，用來促使電晶體 Q₄ 截止
 (B) 當環境溫度上升時，作為溫度補償之用
 (C) 保護 Q₄ 以防逆向電流進入
 (D) 防止雜訊干擾



圖(二十三)

【以下空白】